

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-297407

(43)公開日 平成5年(1993)11月12日

(51)Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/133	5 5 0	7820-2K	
	1/1343		9018-2K	

審査請求 未請求 請求項の数 2(全 7 頁)

(21)出願番号 特願平4-100001

(22)出願日 平成4年(1992)4月20日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 伴 厚志

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 川合 勝博

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 岡本 昌也

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(74)代理人 弁理士 山本 秀策

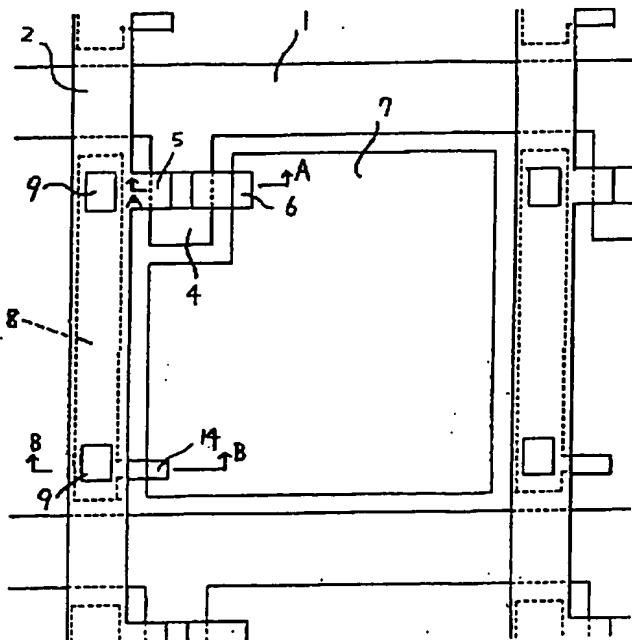
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型基板

(57)【要約】

【目的】 表示装置に組み立てた後でも絵素欠陥を容易に検査でき、修正を行うことができるようとする。

【構成】 補助ソースバス配線8から分岐した枝部14が絵素電極7と重疊する部分を有する。その重疊部分にレーザ光等の光エネルギーを照射すると、重疊部分にスポット状に穴が開く。この穴の形成により、補助ソースバス配線8と絵素電極7とが電気的に接続され、ソースバス配線2と絵素電極7とが電気的に接続される。なお、光エネルギーを照射する重疊部分としては、絵素電極から分岐した枝部が補助ソースバス配線8と重疊するようにしてもよい。



(2)

2

## 【特許請求の範囲】

【請求項1】 絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重疊部以外の信号線部分に対して、該走査線とは電気的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電気的に接続されたアクティブマトリクス型基板において、

該補助信号線に対向する信号線と該スイッチング素子により電気的に接続されている絵素電極に対し、該補助信号線から分岐して該絵素電極と重疊する枝部が形成されたアクティブマトリクス型基板。

【請求項2】 絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重疊部以外の信号線部分に対して、該走査線とは電気的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電気的に接続されたアクティブマトリクス型基板において、

該補助信号線に対向する信号線と該スイッチング素子により電気的に接続されている絵素電極から分岐して、該補助信号線に対して重疊する枝部が形成され、かつ、該信号線に該枝部と接触しないように凹部が形成されたアクティブマトリクス型基板。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより、表示を実行する表示装置に關し、特に絵素電極をマトリクス状に配列して高密度表示を行うアクティブマトリクス基板に關する。

## 【0002】

【從來の技術】 従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いては、マトリクス状に配列した絵素電極を選択駆動することにより、画面上に表示パターンが形成される。選択された絵素電極と、これに対向配設した対向電極との間に電圧が印加され、これらの電極の間に介在する液晶等の表示媒体の光学的変調が行われる。この光学的変調が表示パターンとして視認される。

【0003】 絵素電極の駆動方式としては、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイ

ッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。また、絵素電極を選択駆動するスイッチング素子としては、TFT（薄膜トランジスタ）素子、MIM（金属-絶縁膜-金属）素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に知られている。アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、例えば液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

【0004】 図7に從来のアクティブマトリクス型表示装置に用いられているアクティブマトリクス基板の一例の平面図を示す。このアクティブマトリクス基板は、互いに平行に配列されたゲートバス配線1に直行して、ソースバス配線2が配設されている。ソースバス配線2の下層には、ゲート絶縁膜を間に介在して補助ソースバス配線8が配設されており、ソースバス配線2と補助ソースバス配線8は、前記ゲート絶縁膜に設けたコンタクトホール9により電気的に接続されている。2本のゲートバス配線1及び2本のソースバス配線2に囲まれた各領域には、絵素電極7が配されている。ゲートバス配線1とソースバス配線2との交差部近傍に突出形成したゲート枝部4の上には、このゲート枝部4をゲート電極として、スイッチング素子として機能するTFTが形成されている。TFTのドレイン電極6は絵素電極7と電気的に接続されている。TFTのソース電極には、ソースバス配線2から分岐した支線5が接続されている。

## 【0005】

【発明が解決しようとする課題】 このようなアクティブマトリクス基板を有する表示装置を用いて高密度の表示を行う場合、非常に多くの絵素電極7とTFTとを配列することが必要となる。ところが、TFTは基板上に形成した時点で動作不良素子として形成されることがある。このような不良素子に連結された絵素電極は、表示に寄与しない点欠陥を生ずる。これらの点欠陥は、絵素電極と対向電極との間に必要な電圧が印加されないために生じる。このような不良は、絵素電極と対向電極との間に印加される電圧が0Vの時に光の透過率が最大となるノーマリホワイトモードでは輝点として現れ、該電圧が0Vのとき光の透過率が最低となるノーマリブラックモードでは黒点として現れる。

【0006】 このような欠陥は、レーザトリミング等を行うことで修正することができる。しかし、この欠陥修正は表示装置を組立てる前の基板状態で行っているため、基板状態で絵素欠陥を検出しなくてはならない。この検出には、全ての絵素電極の電気的特性を測る高精度の測定装置が必要となる。したがって、絵素数の多い大型表示装置では、量産性の面、コストの面等でレーザ光を用いた基板状態での欠陥修正は、実質的には行うことができないのが実情である。

【0007】 本発明は、かかる課題を解決すべくなされ

(3)

3

たものであり、表示装置に組み立てた後でも絵素欠陥を容易に検査でき、修正を行うことができるアクティブマトリクス型基板を提供することを目的とする。

## 【0008】

【課題を解決するための手段】本発明のアクティブマトリクス型基板は、絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重疊部以外の信号線部分に対して、該走査線とは電気的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電気的に接続されたアクティブマトリクス型基板において、該補助信号線に対向する信号線と該スイッチング素子により電気的に接続されている絵素電極に対し、該補助信号線から分岐して該絵素電極と重疊する枝部が形成されており、そのことにより上記目的が達成される。

【0009】また、本発明のアクティブマトリクス型基板は、絶縁性基板と、該基板上に縦横に配線された走査線および信号線と、該走査線および該信号線の間に設けられた絶縁膜と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチング素子と、該スイッチング素子により該信号線と接続された絵素電極とを備え、該走査線との重疊部以外の信号線部分に対して、該走査線とは電気的に非接続の補助信号線が間に該絶縁膜を挟んで対向配設され、該信号線と該補助信号線とが絶縁膜に設けたコンタクトホールを介して電気的に接続されたアクティブマトリクス型基板において、該補助信号線に対向する信号線と該スイッチング素子により電気的に接続されている絵素電極から分岐して、該補助信号線に対して重疊する枝部が形成され、かつ、該信号線に該枝部と接触しないように凹部が形成されており、そのことにより上記目的が達成される。

## 【0010】

【作用】請求項1にあっては、補助信号線から分岐した枝部が絵素電極と重疊する部分を有し、請求項2にあっては、絵素電極から分岐した枝部が補助信号線と重疊する部分を有する。

【0011】上述の重疊部分にレーザ光等の光エネルギーを照射すると、重疊部分にスポット状に穴が開く。この穴の形成により、補助信号線と絵素電極とが電気的に接続され、信号線と絵素電極とが電気的に接続される。

## 【0012】

【実施例】以下に、本発明の実施例について説明する。

【0013】図1に本発明のアクティブマトリクス型基板の平面図を示す。図2に図1に於けるA-A線に沿ったTFT部の断面図を示し、図3に図1に於けるB-B線に沿った断面図を示す。本実施例のアクティブマトリ

4

クス型基板は、絶縁性基板であるガラス基板17の上に、ゲートバス配線1及びソースバス配線2が格子状に配線され、両バス配線1、2で囲まれた矩形状の領域に絵素電極7が形成される。ゲートバス配線1には、絵素電極7に向けて突出するゲート電極4が分岐され、そこにスイッチング素子としてTFTが形成される。また、ゲートバス配線1との交差部を除くソースバス配線2の下には、ゲート絶縁膜10を介して補助ソースバス配線8が存在する。該補助ソースバス配線8には絵素電極7の下部にまで突出する枝部14が分岐されている。さらにソースバス配線2と補助ソースバス配線8は、ゲート絶縁膜10をエッチングすることによって形成されたコントラクトホール9を介して電気的に接続されている。

【0014】上述したTFTは、図2に示すように、ゲート電極4の上方であって、ゲート絶縁膜10の上に、チャネル層11が形成され、そのチャネル層11の上にはエッチングストップ18が形成されている。更に、チャネル層11の上には、エッチングストップ18で2つに分断されて、コンタクト層12と13とが形成されており、コンタクト層12の上からゲート絶縁膜10の上にかけてソース電極5が形成され、コンタクト層13の上からゲート絶縁膜10の上にかけてドレイン電極6が形成されている。この状態のガラス基板17の上には、保護膜16が形成されており、これによりTFTが構成される。

【0015】次に、かかるアクティブマトリクス型基板の詳細な構成を製作手順に従って説明する。

【0016】絶縁性基板としては、本実施例ではガラス基板17を用いた。また、ベースコート膜としてTa<sub>2</sub>O<sub>5</sub>等の絶縁膜を形成する構造も可能である。ガラス基板17上に、Al、Mo、Ta等の低抵抗な導電体をスピッタリング法を用いて積層させ、これをパターニングすることで補助ソースバス配線8を形成する。補助ソースバス配線8としては、本実施例ではAlを使用した。

【0017】次に、Ta、Ti、Al、Cr等の単層又はこれらの多層金属を同様にスピッタリング法を用いて積層させ、これをパターニングすることでゲートバス配線1を形成する。ゲートバス配線1としては、本実施例ではTaを使用した。このとき、この補助ソースバス配線8をゲートバス配線1と同じ材料で同時に形成する場合、製造プロセスを増やすことなく補助ソースバス配線8を形成することができる。

【0018】次に、ゲートバス配線1上に絶縁膜10を積層する。この絶縁膜10としては、本実施例ではプラズマCVD法を用いてSi<sub>x</sub>N<sub>x</sub>膜を3000オングストローム積層した。また、ゲートバス配線1を陽極酸化して、より絶縁性を高める構造としてもよい。

【0019】続いて、チャネル層11となる真性半導体アモルファスシリコン層(a-Si(i))、エッチングストップ18となるSi<sub>x</sub>N<sub>x</sub>層を絶縁膜10の上に連

統して、それぞれ300オングストローム、2000オングストロームプラズマCVD法を用いて積層させる。そして、エッチングストップとなる $\text{SiN}_x$ はパターニングされエッチングストップ18を形成する。

【0020】次に、アモルファスシリコンにP(リン)を添加した $n^+$ 型アモルファスシリコン層(a-Si $n^+$ )をプラズマCVD法を用いて800オングストローム積層させ、コンタクト層12、13を形成する。このコンタクト層12、13は、チャネル層11とソース電極5との間及びチャネル層11とドレイン電極6との間でのオーミックコンタクトを良好にするためのものである。続いて、真性半導体アモルファスシリコン層と $n^+$ 型アモルファスシリコン層に対してパターニングを同時に、チャネル層11及びコンタクト層12、13を形成する。

【0021】次に、補助ソースバス配線8上の絶縁膜10に、ソースバス配線2と補助ソースバス配線8とを電気的に接続するためのコンタクトホール9をエッチングによって形成する。このコンタクトホール9は、図1のように補助ソースバス配線8の両端に形成する他に、補助ソースバス配線8上の全体に形成する構造としても構わない。

【0022】次に、Ti、Al、Cr、Mo等の金属層をスパッタリング法により積層し、パターニングを行い、ソースバス配線2、ソース電極5、およびドレイン電極6を形成する。これら配線2、電極5、6に、本実施例ではTiを使用した。このとき、補助ソースバス配線8と、次に形成する絵素電極7との重疊部分にもソースバス配線2等を形成すべく用いた金属膜片を残す構造を取っても構わない。

【0023】次に、絵素電極7及び付加容量電極となるITOをスパッタリング法により積層し、パターニングを行い、絵素電極7を形成する。絵素電極7の一部はドレイン電極6と重疊している。このとき、ソースバス配線2上にもITOを残す構造を取っても構わない。

【0024】更に、TFT及び絵素電極7を形成した基板上の全面に、 $\text{SiN}_x$ からなる保護膜16を積層する。保護膜16は、絵素電極7の中央部を除去した窓開き構造にしても構わない。

【0025】したがって、以上のようにして作製されたアクティブマトリクス型基板においては、図3に示すように補助ソースバス配線8が、絶縁膜10のコンタクトホール9を介してソースバス配線2と電気的に接続されている。また、補助ソースバス配線8の枝部14が、絵素電極7の下にまで配設されている。これにより、本実施例のアクティブマトリクス型基板においては、欠陥絵素をレーザーにて修正することが可能となっている。

【0026】以下に、本実施例に於ける欠陥絵素修正の手順を示す。

【0027】先ず、前述のようにして作製したTFTア

クティブマトリクス型基板に対し、対向電極を有する対向基板を対向配設し、両基板の間に液晶を封入して表示装置を作製する。この状態においてゲートバス配線1及びソースバス配線2からTFTを介して全絵素電極7に駆動電圧を印加し、目視により絵素欠陥を検出する。このとき、TFTが不良であったり、ソースバス配線2と絵素電極7との間に弱いリーク電流が発生している場合には、絵素欠陥が生じる。その絵素欠陥が生じた部分では、良好な部分とは異なる色を呈する。

【0028】このようにして絵素欠陥の位置を確定すると、前記検査治具を取り外した後、次のようにして修正を行う。図4は、図1の補助ソースバス配線8から分岐された枝部14を示す拡大図である。図示のレーザ修正部15に光エネルギーを照射する。これにより、補助ソースバス配線8の枝部14と絵素電極7とが電気的に接続される。本実施例では光エネルギーとして、YAGレーザ光(波長1064nm)を用いた。

【0029】図5に、図1のB-B線に沿ったレーザ修正後の断面図を示す。図示のように、修正された欠陥の絵素電極7には、ソースバス配線2からの映像信号が常に印加されるため、この絵素電極7は正常には機能しない。しかし、この修正された絵素電極によって表示される絵素は、走査信号の1周期を通してみると、この1周期の間にソースバス配線2に印加された映像信号の実効値に相当する表示を行う。従って、この絵素は完全な輝点又は黒点となることはなく、信号線に沿って並ぶ絵素の平均的な明るさの表示を行う。従って、この絵素は極めて判別し難い絵素欠陥として修正される。

【0030】図6に本発明の他の実施例に係るアクティブマトリクス型基板を示す。本実施例では、補助ソースバス配線8に枝部を形成せずに、ソースバス配線2に凹部2aを設け、絵素電極7に前記凹部2aに入り込む枝部19を形成することで、補助ソースバス配線8上に絵素電極7との重疊部(ハッチングにて示す)を形成する構造を取っている。欠陥絵素電極の修正は、前記実施例と同様に補助ソースバス配線8と絵素電極7との上記重疊部にレーザ光を照射して行われる。

【0031】

【発明の効果】本発明のアクティブマトリクス型基板を用いれば、表示装置を作製した後であっても、絵素欠陥を容易に検出することができると共に、絵素欠陥を目立たないように修正することができる。従って、本発明によれば、高い歩留りで表示装置を生産することができ、表示装置のコスト低下に寄与することができる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型基板の一実施例を示す平面図。

【図2】図1のA-A線に沿ったTFT部の断面図。

【図3】図1のB-B線に沿った断面図。

【図4】図1の補助ソースバス配線8の枝部14近傍の

(5)

7

8

拡大図。

【図5】図1のB-B線に沿った部分であって、絵素欠陥を修正した後の断面図。

【図6】本発明の他の実施例に係るアクティブマトリクス型基板を示す平面図。

【図7】従来のアクティブマトリクス型基板例を示す。

【符号の説明】

- 1 ゲートバス配線
- 2 ソースバス配線
- 4 ゲート電極
- 5 ソース電極
- 6 ドレイン電極
- 7 絵素電極

8 補助ソースバス配線

9 コンタクトホール

10 絶縁膜

11 チャネル層

12 コンタクト層

13 コンタクト層

14 枝部

15 レーザ修正部

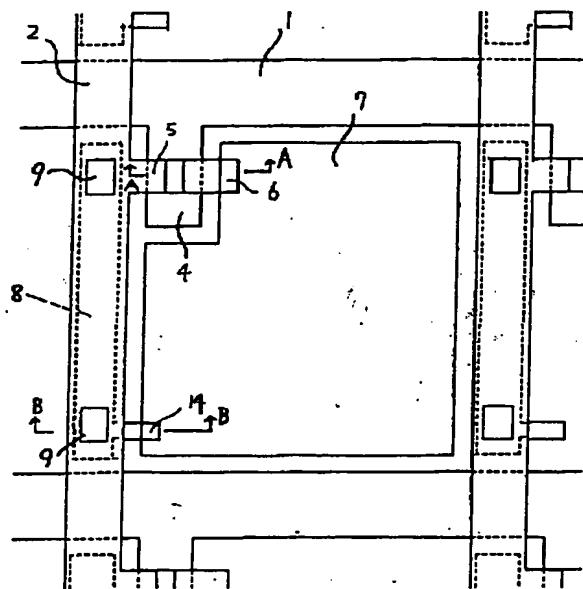
16 保護膜

17 ガラス基板

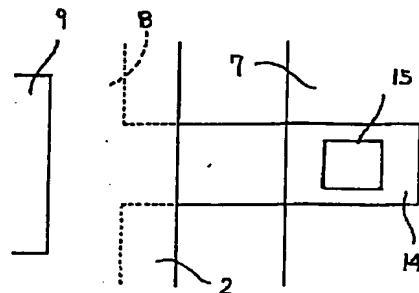
18 エッチングストップ

19 枝部

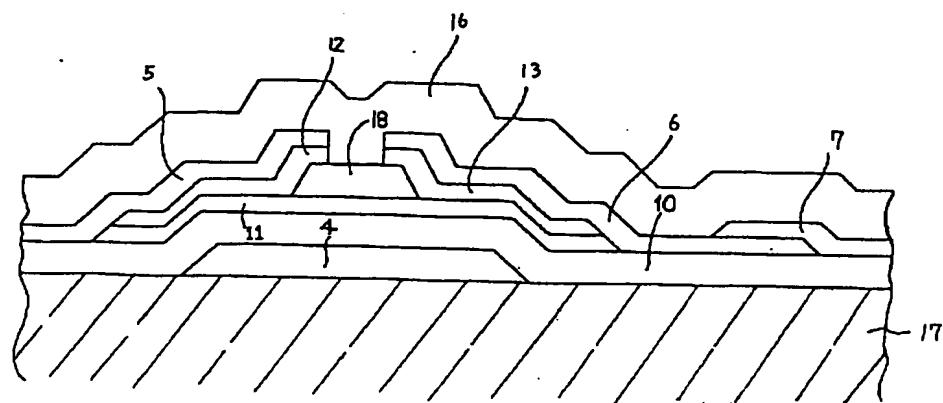
【図1】



【図4】

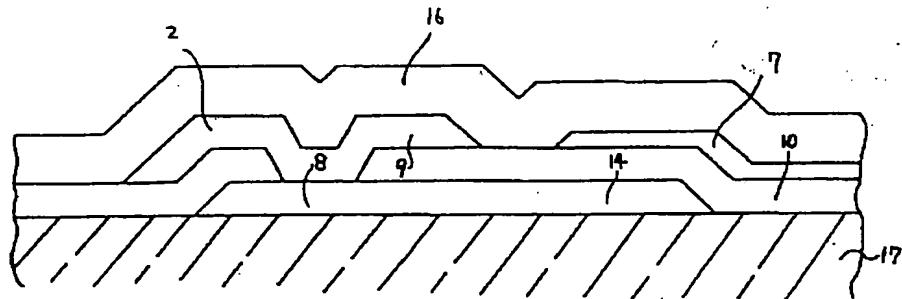


【図2】

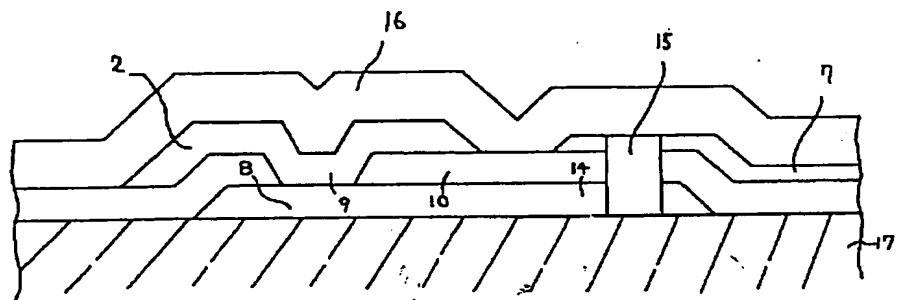


(6)

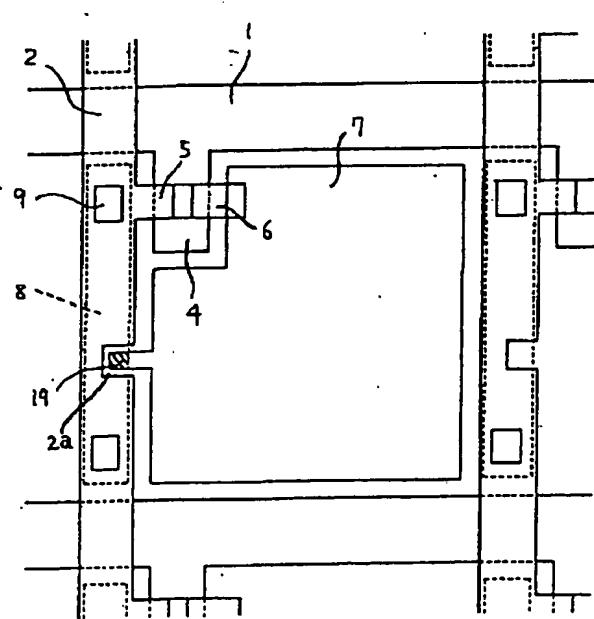
【図3】



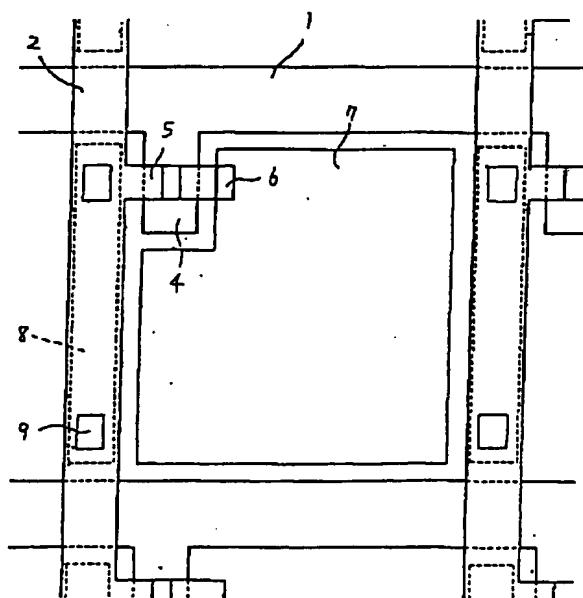
【図5】



【図6】



【図7】



(7)

フロントページの続き

(72) 発明者 片山 幹雄  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内

(72) 発明者 中沢 清  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内  
(72) 発明者 金森 謙  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内